



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2002246391 A**(43) Date of publication of application: **30.08.02**

(51) Int. Cl.

**H01L 21/3205****C23C 8/48****H01L 21/304****H01L 21/308****H01L 21/318**(21) Application number: **2001044949**(22) Date of filing: **21.02.01**(71) Applicant: **NEC CORP**

(72) Inventor: **AOKI HIDEMITSU  
TOMIMORI HIROAKI  
OKADA NORIO  
USAMI TATSUYA  
OOTO KOICHI  
TANIKUNI TAKAMICHI**

**(54) METHOD OF MANUFACTURING  
SEMICONDUCTOR DEVICE**

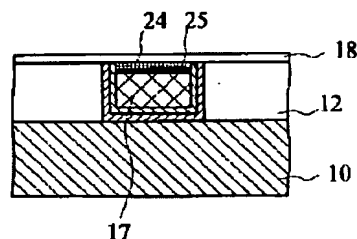
**(57) Abstract:**

**PROBLEM TO BE SOLVED:** To provide a method of manufacturing a semiconductor device for prolonged a wiring life time by suppressing temperature rise of copper wiring and improving manufacturing stability.

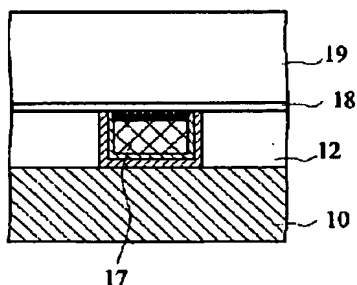
**SOLUTION:** A silicon nitride film 18 is formed, after plasma processing surface of a copper wiring 17 with a raw gas, including nitrogen element to form copper nitride layer 24. At that time, a thin copper silicide layer 25 is formed in the blower part of a copper nitride layer 24.

COPYRIGHT: (C)2002,JPO

(a)



(b)



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2002-246391  
(P2002-246391A)

(43) 公開日 平成14年 8月30日 (2002. 8. 30)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テ-マ-ト* (参考)
H 0 1 L 21/3205		C 2 3 C 8/48	5 F 0 3 3
C 2 3 C 8/48		H 0 1 L 21/304	6 4 3 A 5 F 0 4 3
H 0 1 L 21/304	6 4 3		6 4 4 A 5 F 0 5 8
	6 4 4	21/308	G
21/308		21/318	A
審査請求 未請求 請求項の数 8 O L (全 11 頁) 最終頁に続く			

(21) 出願番号 特願2001-44949 (P2001-44949)

(22) 出願日 平成13年 2月21日 (2001. 2. 21)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目 7 番 1 号

(72) 発明者 青木 秀充

東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

(72) 発明者 富盛 浩昭

東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

(74) 代理人 100088328

弁理士 金田 暢之 (外 2 名)

最終頁に続く

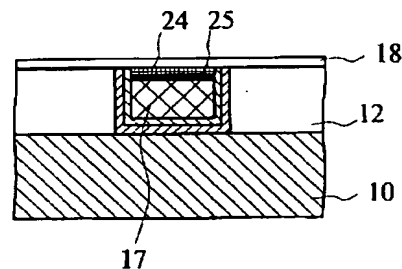
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

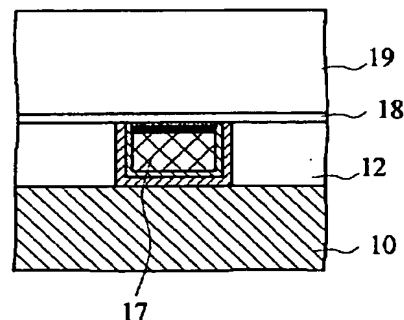
【課題】 銅配線の抵抗上昇を抑制しつつ配線寿命を向上させ、かつ、製造安定性を改善した半導体装置の製造方法を提供すること。

【解決手段】 銅配線 17 上表面を窒素元素を含む原料ガスを用いてプラズマ処理することにより窒化銅層 24 を形成し、その後、シリコン窒化膜 18 を形成する。このとき、窒化銅層 24 の下部に薄い銅シリサイド層 25 を形成する。

(a)



(b)



## 【特許請求の範囲】

【請求項1】 半導体基板上に銅含有膜を形成する工程と、洗浄液を用いて前記銅含有膜表面の酸化銅を除去する工程と、酸化銅を除去した前記銅含有膜表面を窒化処理する工程と、窒化処理した前記銅含有膜上にシリコンを含む銅拡散防止膜を形成する工程と、を有することを特徴とする半導体装置の製造方法。

【請求項2】 請求項1に記載の半導体装置の製造方法において、前記銅含有膜表面の酸化銅を除去する工程の後、前記酸化銅を除去した銅含有膜が形成された半導体基板を酸素含有雰囲気曝すことなく、前記銅含有膜表面を窒化処理する工程を行うことを特徴とする半導体装置の製造方法。

【請求項3】 請求項1または2に記載の半導体装置の製造方法において、前記銅含有膜表面の窒化処理を、窒素元素を含有する原料ガスを用いたプラズマ処理により行うことを特徴とする半導体装置の製造方法。

【請求項4】 半導体基板上に銅含有膜を形成する工程と、前記銅含有膜表面の酸化銅を除去する工程と、その後、防食剤含有液を用いて銅含有膜の表面を防食処理する工程と、銅含有膜の表面に付着した防食剤を脱離させる加熱処理に引き続き、前記銅含有膜表面を窒化処理する工程と、窒化処理した前記銅含有膜上にシリコンを含む銅拡散防止膜を形成する工程と、を有することを特徴とする半導体装置の製造方法。

【請求項5】 請求項4に記載の半導体装置の製造方法において、前記加熱処理工程を真空中で行い、その後、真空を維持したまま前記銅含有膜表面を窒化処理する工程を行うことを特徴とする半導体装置の製造方法。

【請求項6】 請求項4または5に記載の半導体装置の製造方法において、前記銅含有膜表面の窒化処理を、窒素元素を含有する原料ガスを用いたプラズマ処理により行うことを特徴とする半導体装置の製造方法。

【請求項7】 半導体基板上に銅含有膜を形成する工程と、前記半導体基板を酸素含有雰囲気曝すことなく前記銅含有膜表面を窒化処理する工程と、前記窒化処理した銅含有膜上にシリコンを含む銅拡散防止膜を形成する工程と、を有することを特徴とする半導体装置の製造方法。

【請求項8】 請求項7に記載の半導体装置の製造方法において、前記銅含有膜表面の窒化処理を、窒素元素を含有する原料ガスを用いたプラズマ処理により行うことを特徴とする半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、銅含有膜形成工程を含む半導体装置の製造方法に関し、より詳しくは、銅や銅合金からなる配線、配線接続プラグまたはパッド部等を含む半導体装置の製造方法に関するものである。

## 【0002】

【従来の技術】近年、素子的高速動作化を図る観点から配線や接続プラグの構成材料として銅または銅合金が広く利用されている。これらの金属を用いた配線等は、通常、ダマシン法により形成される。

【0003】図5は従来の銅配線形成プロセスを示す図である。以下、このプロセスについて説明する。まず図5(a)のように、半導体基板(不図示)上に絶縁膜10、層間絶縁膜12をこの順で形成した後、層間絶縁膜12中に配線溝を設け、Ta、Ta<sub>2</sub>Nなどのバリアメタル膜14、シード銅膜15およびめっき法による銅膜16を順次形成する。

【0004】この状態の半導体ウェーハ1を化学的機械的研磨(CMP)し、配線溝外部の銅を除去し、溝内に銅を残すことで銅配線17を形成する。このとき銅配線17上に酸化銅21が生成する(図5(b))。この酸化銅21を除去するため、カルボン酸洗浄を行う。これにより、配線抵抗やコンタクト抵抗の上昇の原因となる酸化銅が除去される(図5(c))。その後、図5(d)のようにシリコン窒化膜18を形成し、その上に層間絶縁膜19を形成する。

【0005】このような銅配線形成プロセスでは、銅表面に形成された酸化銅を除去し、抵抗上昇の防止を図ることが重要となる。上記プロセスではカルボン酸により酸化銅を除去しているが、その他の方法として、還元性ガスを用いたプラズマ処理による方法も試みられている。文献 J.Noquchi et al. "TDB Improvement in Cu Metallization under Bias Stress" IEEE 38<sup>th</sup> Annual International Reliability Physics Symposium, San Jose, California, 2000 P.339-343"に開示されているプロセスでは、水素やアンモニアガスを用いたプラズマ処理により、銅配線表面に形成されたCu<sub>2</sub>OをCuに還元するとともに、その上にCu<sub>2</sub>N層を形成する。さらに、Cu<sub>2</sub>Nが形成されると、これが保護膜となって、その上にSi<sub>3</sub>N<sub>4</sub>等の銅拡散防止膜を成膜する際、銅配線中に銅シリサイド層が形成されることを抑制でき、この結果、抵抗上昇が抑制されるとしている。

## 【0006】

【発明が解決しようとする課題】しかしながら、上記従来技術は、以下に示す課題を有していた。

【0007】カルボン酸による銅酸化膜の除去工程を実施するプロセスでは、銅酸化膜を除去するための洗浄を行った後、ウェーハを洗浄装置から取り出し、成膜工程に送られることとなる。この間、ウェーハは大気に曝されることになるため、銅表面が再び酸化を起し、抵抗上昇や、銅配線とその上に形成される銅拡散防止膜との間の密着性低下を招くといった課題を有していた。

【0008】一方、還元性プラズマ処理による方法では、抵抗上昇の抑制についてはある程度の効果が得られるものの、配線寿命が低下するという課題があった。還元性プラズマ処理によりエレクトロマイグレーション等

の配線寿命が低下すること、および抵抗ばらつきの生じ  
ることは、本発明者らの実験によりはじめて確認された  
事実である。プラズマ処理により銅酸化膜を十分に除去  
しようとする、ある程度強力なプラズマ処理条件を採  
用することが必要となり、この結果、銅表面が不均一に  
荒れることとなる。また、銅表面に酸化銅が部分的に残  
存した状態で窒化が進みCuNが形成されることとなる  
ため、CuNの膜厚が不均一となり、これに伴って銅配  
線中に銅シリサイド層が不均一な厚みで形成されること  
となる。このことが原因となって配線寿命が低下し、抵  
抗のばらつきが生じるものと推定される。

【0009】さらに還元性プラズマ処理による方法で  
は、下地層の表面不均一性に起因して銅拡散防止膜の膜  
厚が不均一になる場合があり、その後、配線接続プラグ  
を形成する際のホールエッチング工程において、銅拡散  
防止膜を除去するためのオーバーエッチングを余計に行  
う必要が生じ、銅配線表面のプラズマ暴露による劣化を  
もたらすことがあった。

【0010】本発明は、上記従来技術の有する課題に鑑  
み、銅配線の抵抗上昇を抑制しつつ配線寿命および抵抗  
のばらつきを改善し、かつ、製造安定性を改善した半導  
体装置の製造方法を提供することを目的とする。

【0011】

【課題を解決するための手段】本発明によれば、半導体  
基板上に銅含有膜を形成する工程と、洗浄液を用いて前  
記銅含有膜表面の酸化銅を除去する工程と、酸化銅を除  
去した前記銅含有膜表面を窒化処理する工程と、窒化処  
理した前記銅含有膜上にシリコンを含む銅拡散防止膜を  
形成する工程と、を有することを特徴とする半導体装置  
の製造方法、が提供される。

【0012】また、本発明によれば半導体基板上に銅含  
有膜を形成する工程と、前記銅含有膜表面の酸化銅を除  
去する工程と、その後、防食剤含有液を用いて銅含有膜  
の表面を防食処理する工程と、銅含有膜の表面に付着し  
た防食剤を脱離させる加熱処理に引き続き、前記銅含有  
膜表面を窒化処理する工程と、窒化処理した前記銅含有  
膜上にシリコンを含む銅拡散防止膜を形成する工程と、  
を有することを特徴とする半導体装置の製造方法、が提  
供される。

【0013】また、本発明によれば半導体基板上に銅含  
有膜を形成する工程と、前記半導体基板を酸素含有雰  
囲気に曝すことなく前記銅含有膜表面を窒化処理する工  
程と、前記窒化処理した銅含有膜上にシリコンを含む銅  
拡散防止膜を形成する工程と、を有することを特徴とし  
る半導体装置の製造方法、が提供される。

【0014】上記製造方法では、洗浄液を用いて銅含有  
膜の表面に存在する酸化銅を除去した後、その表面を窒  
化処理している。あるいは半導体基板を酸素含有雰  
囲気に曝すことなく銅含有膜表面を窒化処理している。従来  
技術の項で述べた還元性ガスのプラズマ処理により銅酸

化膜を除去する方法では、酸化銅を除去するために、プ  
ラズマ雰囲気中の還元性を高くする等、一定程度強力な条  
件でプラズマ処理する必要があった。このため、銅含有  
膜の表面が荒れ、配線抵抗やコンタクト抵抗の増大を招  
く原因となっていた。これに対して本発明では、酸化銅  
除去を目的としないため、よりマイルドな条件でプラズ  
マ処理することができる。

【0015】また、上記従来技術では、還元性の高いプ  
ラズマ雰囲気中で処理したとしても銅酸化膜が部分的に残  
存することは避けられない。これに対し本発明では、銅  
酸化膜が残存しない銅清浄面に対して窒化処理を行うた  
め、窒化処理により形成されるCuNの膜厚および膜質  
を均一にすることができ、これに伴って銅配線中に銅シ  
リサイド層が均一な厚みで形成されることとなる。この  
結果、以下の作用効果が得られる。

【0016】第一に、銅含有膜表面の酸化による抵抗上  
昇を抑制できる。上記製造方法では銅含有膜の上部にC  
uNからなる保護膜が、均一な膜厚で均質に形成される  
ため、銅酸化膜の形成されていない銅含有金属清浄面が  
そのまま保護膜により覆われる。このため、その後の工  
程における銅の酸化が効果的に防止され、抵抗上昇が効  
果的に防止される。

【0017】第二に、配線寿命が向上する。上記製造方  
法では銅含有膜の表面を窒化処理した段階でCuNが形  
成され、このCuNが、シリコンを含む銅拡散防止膜を  
形成する際に銅含有膜へシリコンが拡散することを抑止  
する。CuNはシリコンの拡散を完全に遮断するものでは  
ないので、少量のシリコンがCuNを透過して銅含有  
膜中に到達し、銅含有膜表面近傍に薄い銅シリサイド層  
を形成することとなる。前記したように、CuNからなる  
保護膜は均一な膜厚で均質に形成されるため、その下  
部に形成されるシリサイド層は、薄層であり、かつ、均  
一な厚みで均質に形成される。配線寿命が向上する理由  
は、このようなシリサイド層が形成されることによるも  
のと考えられる。このようなシリサイド層は、従来技術  
の項で図5を参照して説明したプロセスにおいてシリコ  
ン窒化膜18形成工程でも形成され得る。しかしなが  
ら、この場合、銅窒化層が形成されない状態で窒化シリ  
コンが堆積されるため、窒化シリコンの原料であるシリ  
コンが銅配線中に過剰に拡散して厚膜のシリサイド層が  
形成されることとなり、配線抵抗、コンタクト抵抗が増  
大するという課題があった。一方、前記した還元性プラ  
ズマ処理を用いる方法では、シリサイド層の形成が抑え  
られると考えられる。これらの従来技術と相違し、本発  
明では、シリコンの拡散を適度にブロックするCuN層  
を形成しているため、シリサイド層を、薄い厚みで均一  
かつ均質に形成することができる。このため、配線寿命  
と抵抗低減を両立させることができる。

【0018】第三に、銅拡散防止膜を均一かつ膜厚制御  
性良く形成できるため、その後の工程における銅含有膜

10

20

30

40

50

の劣化を防止できる。たとえば本発明を銅配線形成プロセスに適用した場合、銅含有膜からなる銅配線を形成した後、その上部に配線接続プラグを形成することとなる。その際のホールエッチング工程において、銅拡散防止膜を除去し、銅配線を露出させることが必要となる。複数のホールにおいて銅拡散防止膜の除去を確実に行うためには、一定のオーバーエッチングを行うことが不可欠となるが、本発明においては銅拡散防止膜が均一に、かつ膜厚制御性良く形成できるため、銅拡散防止膜の膜厚自体を従来のプロセスに比べて薄めに設定することができ、この結果、オーバーエッチング量を低減できるのである。これにより、レジストの形状変化を抑制でき、加工形状の寸法精度を高められる。また、レジストの膜厚を薄くすることができ、より微細な加工が可能となる。くわえて、エッチング後の堆積物の発生量が抑制できる上、オーバーエッチングによる下地銅配線の削れや損傷を抑制できる。さらに、銅拡散防止膜の膜厚を薄くできるため、水平方向の隣接配線間および基板厚み方向の配線間の寄生容量を低減することができる。この結果、配線間のクロストークを抑制できる。

【0019】上記半導体装置の製造方法において、銅含有膜表面の窒化処理は、窒素元素を含有する原料ガスを用いたプラズマ処理により行うことができる。また、酸化銅を除去する工程の後、銅含有膜の表面を窒化処理する工程の前に、防食剤含有液を用いて銅含有膜の表面を防食処理する工程を行っても良い。さらに、銅含有膜の表面を防食処理する工程の後、銅含有膜の表面に付着した防食剤を脱離させる加熱処理工程を行い、その後、銅含有膜表面を窒化処理する工程を行うこともできる。ここで、上記加熱処理工程を真空中で行い、その後、真空を維持したまま銅含有膜表面を窒化処理する工程を行うこととすれば、銅含有膜表面を清浄な状態として窒化処理することができるため、窒化銅層および銅シリサイド層の層厚や質を一層均一にでき、好ましい。

【0020】

【発明の実施の形態】本発明において、銅含有膜とは、銅膜、または、銅を80質量%以上、好ましくは90質量%以上含有する銅合金膜をいう。銅合金とは、他の成分としてMg、Sc、Zr、Hf、Nb、Ta、Cr、Mo等の異種元素を含むものをいう。

【0021】本発明において、銅拡散防止膜とは、銅が層間絶縁膜中を拡散することを抑制するためのシリコンを含有する膜であり、たとえば、SiN、SiON、SiC、SiCOH等が例示される。

【0022】本発明において、洗浄液としては、カルボン酸類を含有する溶液、特に水溶液が好ましく用いられる。カルボン酸類とは、カルボン酸およびその塩のことをいう。このうち、シュウ酸、クエン酸、リンゴ酸、マレイン酸、コハク酸、酒石酸、マロン酸およびこれらの塩からなる群から選ばれる一または二以上の化合物が好

ましい。このうち、酸化銅の除去効果の点で、特にシュウ酸が好ましく用いられる。シュウ酸は、Cu-CMPで生成した酸化銅と効果的にキレート錯体を形成する能力を有する。一方、配線を構成するCu膜は金属結合しているため、シュウ酸と錯体を形成しにくくエッチングされない。また、バリア膜を構成するTiN、Ta、Ta<sub>2</sub>N、TaSiN等の金属もシュウ酸と錯体を形成しないためエッチングされることはない。したがって、シュウ酸を用いることにより、銅含有膜やバリア金属膜をエッチングすることなく、選択的に表面に残留するCu粒子および膜状Cu<sub>2</sub>O<sub>x</sub>を除去することができる。洗浄液全体に対するカルボン酸類の合計含有量は、好ましくは0.005~10質量%、より好ましくは0.01~1質量%とする。

【0023】本発明における洗浄液は、錯化剤を含有していてもよい。錯化剤としては、ポリアミノカルボン酸類、またはフッ化アンモニウムが好ましく用いられる。ポリアミノカルボン酸類としては、エチレンジアミン四酢酸(EDTA)、トランス-1,2-シクロヘキサジアミン四酢酸(CyDTA)、ニトリロトリ酢酸(NTA)、ジエチレントリアミンペンタ酢酸(DTPA)、N-(2-ヒドロキシエチル)エチレンジアミン-N',N'-トリ酢酸(EDTA-OH)等の化合物、またはこれらの塩が好ましい。塩を用いる場合、半導体装置の特性に悪影響を及ぼさない塩が好ましく、特にアンモニウム塩のように金属を含まない塩が好ましい。錯化剤の含有率は、洗浄液全体に対し、好ましくは1~10,000ppm、より好ましくは10~1,000ppmとする。この濃度が薄すぎると充分なキレート効果が得られず、逆に濃すぎると基板表面に有機物が残存して半導体素子の性能を劣化させる要因になったり、廃液の処理に費用がかかる。

【0024】本発明における洗浄液は、アニオン系またはカチオン系の界面活性剤を含有していてもよい。アニオン系界面活性剤としては、カルボン酸型、スルホン酸型、硫酸エステル型等の界面活性剤が挙げられ、-COOH基、-SO<sub>3</sub>H基、または-O-SO<sub>3</sub>H基を有する酸、またはこれらの塩が用いられる。塩を用いる場合は、洗浄対象となる半導体装置の品質へ与える悪影響の少ないアンモニウム塩や、第一、第二、または第三アミン塩が好ましい。アニオン系界面活性剤の具体例としては、例えばC<sub>11</sub>H<sub>23</sub>O(C<sub>11</sub>H<sub>21</sub>O),SO<sub>3</sub>H,C<sub>9</sub>H<sub>19</sub>PhO(C<sub>9</sub>H<sub>17</sub>PhO),SO<sub>3</sub>H,C<sub>11</sub>H<sub>23</sub>O(C<sub>11</sub>H<sub>21</sub>PhO),SO<sub>3</sub>H,(Phはフェニル基)およびこれらのアンモニウム塩、およびこれらの第一、第二、または第三アミン塩が挙げられる。上記界面活性剤のうち、特に金属領域に付着した金属不純物除去効果の高い硫酸エステルのアンモニウム塩およびこれらの第一、第二、または第三アミン塩が好ましい。一方、カチオン系界面活性剤としては、例えばC<sub>8</sub>H<sub>17</sub>N(C<sub>8</sub>H<sub>15</sub>)<sub>3</sub>B

r, C<sub>12</sub>H<sub>11</sub>N (C<sub>2</sub>H<sub>5</sub>)<sub>2</sub>Br等が挙げられる。

【0025】本発明において、アニオン系またはカチオン系の界面活性剤の使用量は界面活性剤の種類に応じて適宜選択されるが、基板洗浄液に対し重量基準で、好ましくは1～1,000ppm、より好ましくは10～500ppmとする。添加量が少なすぎると十分な洗浄効果が得られないことがある。添加量が多すぎると廃液処理が困難になる場合がある。

【0026】本発明における防食剤としては、ベンゾトリアゾール（以下、適宜「BTA」と称する）およびその誘導体、尿酸およびその誘導体等を挙げることができる。これらの防食剤を用いることにより、銅等の金属に対する優れた防食効果が得られる。

【0027】ベンゾトリアゾール誘導体としては、チバ・スペシャリティー・ケミカルズ社から市販されているイルガメットシリーズ、具体的にはイルガメット42が好ましく用いられる。イルガメット42は、(2, 2'-[[メチル-1H-ベンゾトリアゾール-1-イル)メチル]イミノ]ビス-エタノール)である。

【0028】尿酸誘導体としては、プリン、6-アミノプリン、2-アミノ-6-オキソプリン、6-フルフルルアミノプリン、2, 6-(1H, 3H)-プリンジオン、2-アミノ-6-ヒドロキシ-8-メルカプトプリン、アロプリノール、尿酸、カイネチン、ゼアチン、グアニン、キサンチン、ヒポキサンチン、アデニン、テオフェリン、カフェイン、テオブロミン等のプリンおよびその誘導体；8-アザグアニン等のアザグアニンおよびその誘導体；プテリジン、プテリン、2-アミノ-4, 6-ジヒドロキシプテリジン、2-アミノ-4, 7-ジヒドロキシプテリジン、2-アミノ-4, 6, 7-トリヒドロキシプテリジン等のプテリジン、プテリンおよびそれらの誘導体；シアマル酸、イソシアマル酸、トリスカルボキシメチルシアマル酸、トリスカルボキシエチルシアマル酸、トリスカルボキシメチルイソシアマル酸、トリスカルボキシエチルイソシアマル酸等のシアマル酸、イソシアマル酸およびそれらの誘導体；ヒダントイン、ジメチルヒダントイン、アラントイン（5-ウレイドヒダントイン）等のヒダントイン、アラントインおよびそれらの誘導体；バルビツール酸およびそれらの誘導体；イソニコチン酸、シトラジン酸等のニコチン酸およびそれらの誘導体；が挙げられ、これらを単独で使用、または2種以上を併用することができる。上記のうち、プリンおよびその誘導体、シアマル酸、イソシアマル酸およびそれらの誘導体、ニコチン酸およびそれらの誘導体が好ましく用いられる。銅等の金属に対して優れた防食効果を発揮するからである。

【0029】本発明において、防食剤は水溶液として用いることが好ましく、その際、水溶液中の防食剤配合量の下限は、好ましくは0.0001質量%、より好まし

くは0.001質量%とする。このような配合量とすることにより、防食性能を一層良好にすることができる。上限については特に制限がないが、水溶液に対する溶解度に応じて適宜設定される。BTAやその誘導体の場合の配合量上限は、好ましくは1質量%程度とし、尿酸誘導体の場合の上限は、たとえば20質量%程度、好ましくは10質量%程度とする。なお、防食剤中に適宜、アミン化合物等からなる防食剤の析出防止剤を添加してもよい。

【0030】本発明において、防食処理を行う工程の後、加熱処理により銅含有膜の表面に付着した防食剤を脱離させる加熱処理工程を行い、その後、窒化処理する工程を行うことが好ましい。また、上記加熱処理工程を真空中で行い、その後、真空を維持したまま窒化処理する工程を行うことが好ましい。このようにすることによって、銅表面を清浄な状態として窒化処理することができるため、窒化銅層および銅シリサイド層の層厚や質を均一にでき、配線・コンタクト抵抗を低減しつつ配線寿命を向上させることができる。

【0031】以下、本発明に係る半導体装置の製造方法の一例について図面を参照して説明する。

【0032】まず、図1(a)に示すように、シリコンウェーハ上に絶縁膜10、層間絶縁膜12をこの順で形成し、ついで、ドライエッチングにより、所定の形状にパターニングされた複数の配線溝を形成する。層間絶縁膜12の材料は、酸化シリコンのほか、低誘電率材料、たとえば、MSQ（メチルシルセスキオキサン）やMH SQ（メチル化ヒドロジェンシルセスキオキサン）等のポリオルガノシロキサン、あるいは、ポリアリールエーテル（PAE）、ジビニルシロキサン-ビス-ベンゾシクロブテン（BCB）等の芳香族含有有機材料を用いることができる。

【0033】次に全面にバリアメタル膜14をスパッタリング法により堆積した後、スパッタリング法によりシード銅膜15を形成し、次いでめっき法により銅膜16を形成する。バリアメタル膜14の材料としては、Ta、Ta<sub>2</sub>N<sub>5</sub>、W、WN、Ti、TiN等の金属材料を用いることができる。本実施形態では配線材料として銅を用いているが、銅合金とすることもできる。

【0034】つづいてウェーハ表面をCMP法により研磨し、図1(b)のように銅配線17を形成する。このとき、CMPスラリー中に含まれる酸化剤の作用により銅配線17の表面が酸化され、酸化銅21が形成される。そこで、この酸化銅21を除去するための洗浄を行う。洗浄液としては、シュウ酸、マレイン酸、コハク酸、酢酸等のカルボン酸を含む液が好ましく用いられる。

【0035】洗浄後、酸化銅が除去され銅配線17の清浄面が露出する（図1(c)）。次いで防食剤により処理を行い、銅配線17表面に防食剤22を付着させる

(図2(a))。防食剤22としては、前記したように、BTAおよびその誘導体、尿酸およびその誘導体等を挙げることができる。防食剤22が付着した状態とすることにより、ウェーハを大気中に曝したり大気中で数日間放置しても銅の酸化を防止することができる。

【0036】つづいてウェーハを加熱し、防食剤22を揮発させる(図2(b))。たとえば防食剤としてBTAを用いた場合、200℃以上の加熱処理により、BTAをほぼ完全に除去することができる。この防食剤脱離のための加熱処理は、好ましくは200～500℃、よ\*10

アンモニア流量 50～5000 sccm

窒素流量 0～5000 sccm

(好ましい流量比は、アンモニア/窒素=0.01～1.0)

圧力 1～10 Torr

高周波パワー 100～1000 W、好ましくは100～500 W

基板温度 300～450℃、好ましくは350～400℃

処理時間 1秒間～10分間

このプラズマ処理においては、窒素元素を含有する原料ガスとして用いることが好ましく、水素元素を含むガスを用いて還元性を付与することがより好ましい。このようにすることによって、銅含有膜表面を損傷することなく良質な銅窒化層を形成することができる。原料ガスの例としては、窒素および水素の混合ガス、アンモニアおよび窒素の混合ガス、ならびに、これらに適宜他の成分を添加した混合ガス等が好ましい。なかでもアンモニアおよび窒素の混合ガスは、良好な銅窒化層を制御性良く※

SiH<sub>4</sub>流量 50～2000 sccm、好ましくは50～300 sccm

アンモニア流量 10～2000 sccm

窒素流量 1000～5000 sccm

(好ましい流量比は、アンモニア：窒素=0.01～0.7)

圧力 1～10 Torr

高周波パワー 100～1000 W、好ましくは100～500 W

基板温度 300～450℃、好ましくは350～400℃

この成膜工程で、シリコンが窒化銅層24を経由して銅配線17中に拡散し、銅シリサイド層25が生成する

(図3(a))。ここで、窒化銅層24が存在することにより、窒化シリコン膜18から銅配線17へのシリコンの拡散が抑制されることとなり、窒化銅層24が無い場合に比べて銅シリサイド層25の層厚が薄くなる。また、前記のように銅配線17表面の酸化銅を除去した状態でプラズマ処理を実施するため、窒化銅層24が均一な厚みで均質に形成され、この結果、銅シリサイド層25も均一な厚みで均質に形成される。このため、配線抵抗およびコンタクト抵抗の上昇を抑えつつ配線寿命の改善を図ることができるのである。

【0039】なお、上記プラズマ処理および成膜は、いずれも平行平板型プラズマ発生装置を用いて行う。このプラズマ発生装置内で、防食剤を脱離させる加熱処理からシリコン窒化膜形成までの工程を行う。その間、真空を維持したままの状態となるので、銅表面の酸化を防止

\*より好ましくは300～450℃の温度下で行う。これにより、素子への悪影響を及ぼすことなく防食剤を効果的に脱離できる。

【0037】この段階で、銅配線17の表面には酸化銅や防食剤が存在しない清浄な状態となる。この状態で銅表面を窒化処理する。本実施形態では、窒素およびアンモニアを含む原料ガスを用いたプラズマ処理を行う。このプラズマ処理により銅配線17表面に窒化銅層24が形成される(図2(c))。プラズマ処理条件の例を以下に示す。

※形成できるため好ましい。この場合、混合ガス全体に対するアンモニアの量比(体積比)は、好ましくは1%～50%とする。このようにすることによって銅表面の劣化を防ぎつつ良質な銅窒化層を形成できる。

【0038】つづいて、銅配線17上に銅拡散防止膜としてシリコン窒化膜18を形成する。シリコン窒化膜18は、プラズマCVD法により形成することができる。成膜条件は、たとえば以下のようにすることができる。

し、清浄面を維持した状態で窒化処理を行うことができる。

【0040】次いで酸化シリコンからなる層間絶縁膜19を形成した後(図3(b))、ドライエッチングによりビアホールを形成する。まず図4(a)のように層間絶縁膜19をエッチングし、つづいて図4(b)のようにシリコン窒化膜18をエッチングし、ホール底部に銅配線17を露出させる。ここで、銅配線17を確実に露出させるため、通常、一定のオーバーエッチングが必要となる。本実施形態では、前述のように窒化銅層24が均一な厚みで均質に形成されるため、シリコン窒化膜18が均一な膜厚で膜厚制御性良く形成される。このため、図4(b)の工程におけるオーバーエッチング時間を最小限に抑えることができる。

【0041】その後、ビアホール内を銅またはタングステン等の金属を埋設することにより層間接続プラグ27を形成し、多層配線構造が形成される(図4(c))。

【0042】以上は、銅配線17形成後、洗浄液により酸化銅を除去し、次いで防食処理を行った後、窒化処理するという工程を採用した例である。ここで、洗浄、防食処理を行わず、銅含有膜を成膜後、酸素含有雰囲気にて曝すことなく銅含有膜表面を窒化処理するプロセスとすることもできる。たとえば、銅膜を成膜し、エッチング等によりパターンニングした後、プラズマ室から取り出すことなく、そのまま窒化処理するというプロセスを採用することもできる。このようにすれば、酸化銅が実質的に形成されない状態で窒化処理が行われることとなるので、銅シリサイド層が薄い厚みで均一かつ均質に形成されるので、抵抗低減と配線寿命向上を両立させることができる。

【0043】

【実施例】実施例1

本発明に係る半導体装置の製造方法を用いて銅配線を形成し、その配線寿命と抵抗を評価した。以下、銅配線の作製プロセスについて説明する。まずプラズマCVD法によりシリコンウェーハ上にシリコン酸化膜を形成した。ついで、ドライエッチングにより、所定の形状にパターンニングされた複数の配線溝を形成した。次いでスパッタリング法によりTaからなるバリアメタル膜を形成した後、シード銅膜、めっき銅膜をこの順で形成した。

【0044】つづいてウェーハ表面をCMP法により研磨し、配線溝に銅を残して銅配線を形成した。次いで半導体ウェーハ表面に付着した研磨砥粒、研磨屑等の粒子、金属、スラリーを除去するため、以下の洗浄工程を行った。

【0045】まずスクラブ洗浄を行った。すなわち、回転するブラシに電解イオン水よりなる洗浄液をかけながらブラシを移動させて粒子汚染を除去した。次いでスピンドル洗浄を行った。この工程では、半導体ウェーハを回転させながらシュウ酸の0.03質量%を含有する水溶液よりなる洗浄液を10秒間吹きかけ、酸化銅を除去し、次いで純水でリンスした。

【0046】次に防食処理を行った。用いた防食処理液は、以下の組成のものを用いた。

ベンゾトリアゾール 0.1質量%  
水 残部

この防食液を、半導体ウェーハを回転させながら1リットル/分の流量で10秒間、ウェーハ表面に吹きかけ、Cu膜の防食を行った。その後、スピンドル・乾燥工程を実施し、純水で15秒間リンスを行った後、乾燥させた。

【0047】つづいて、アンモニアおよび窒素からなる混合ガスを用いたプラズマ処理を行い、銅配線の表面を窒化した。その後、SiH<sub>4</sub>、アンモニアおよび窒素からなる原料ガスを用いたプラズマCVD法により、銅配線の上に膜厚50nmのシリコン窒化膜を形成した。その後、その上に層間絶縁膜を形成し、銅配線とコンタクト

をとるためのプラグを設け、評価用の銅配線を形成した。

【0048】比較例1

シュウ酸処理後、BTA処理を行わずアンモニアプラズマ処理のみを行い、その後にシリコン窒化膜を形成したこと以外は実施例1と同様にして銅配線を形成した。

【0049】比較例2

シュウ酸処理後、アンモニアプラズマ処理を行わずBTA処理のみを行い、その後にシリコン窒化膜を形成したこと以外は実施例1と同様にして銅配線を形成した。

【0050】実施例1、比較例1～2のようにして作製した銅配線は図6(a)、(b)に示すような平面構造を有している。この銅配線について配線抵抗比および配線寿命比を評価した。配線抵抗については、図6(a)中の測定端子P3-P4間に0Aから1mAに電流(I1)を変化させながら流し、その際に発生する測定素子の両端P1-P2間に発生する電位差(E1)を測定することにより抵抗値(E1/I1)を求め評価した。配線寿命については、図6(b)中の測定端子P5-P6間に0.01mA～10mAの範囲内で一定電流(I2)を一定雰囲気(温度等)にて流し続け、P7-P8間に生じる電位差(E2)を測定した際の抵抗値(E2/I2)変動が3%に劣化するまでの時間を測定し評価したものである。

【0051】結果を図7、8に示す。図中、実施例1の値を1として各比較例の値を相対値により表示した。図7の配線抵抗は、数値が小さい程良好であり、図8の配線寿命は、数値が高い程良好である。比較例1では配線抵抗は良好であるが素子間のばらつきが大きく配線寿命が短い。一方、比較例2では配線寿命が長いものの配線抵抗は大きく、そのばらつきも大きい。これらに対して、実施例1の配線は、配線寿命、配線抵抗ともに良好であり、素子間における配線抵抗のばらつきも小さいことがわかる。

【0052】参考例1

シリコンウェーハ上にシリコン酸化膜を形成し、その上に銅めっき膜を全面に形成した。つづいて銅表面をCMP法により研磨した後、研磨砥粒、研磨屑等の粒子、金属、スラリーを除去するため、以下の洗浄工程を行った。

【0053】まずスクラブ洗浄を行った。すなわち、回転するブラシに電解イオン水よりなる洗浄液をかけながらブラシを移動させて粒子汚染を除去した。次いでスピンドル洗浄を行った。この工程では、半導体ウェーハを回転させながらシュウ酸0.03質量%水溶液よりなる洗浄液を10秒間吹きかけ、金属汚染すなわち表面のCuOを除去し、純水でリンスした。

【0054】次に防食処理を行った。用いた防食処理液は、以下の組成のものを用いた。

ベンゾトリアゾール 0.1質量%



水 残部

この防食液を、半導体ウェーハを回転させながら1リットル/分の流量で10秒間、ウェーハ表面に吹きかけ、Cu膜の防食を行った。この状態のウェーハを、試料1\*

フローガス

アンモニアおよび窒素

合計流量 5000 sccm

流量比 アンモニア：窒素=1：50

圧力

5 Torr

高周波パワー

200 W

基板温度

400℃

処理時間

高周波パワーを印加しない状態で20秒間、高周波パワーを

印加した状態で5秒間

以上のようにして得られた試料1および試料2に対して、ブラズマCVD法によるシリコン窒化膜形成プロセスの前段階の処理を行った。すなわち、400℃雰囲気中で、上記フローガスにSiH<sub>4</sub>を追加し、5秒間保持した。圧力は5 Torr、高周波パワーは200 Wとした。

【0056】以上の処理を経た後における銅膜表面に生じたシリサイドの占有率を観測した。観測、上記処理後の銅膜をアンモニア、過酸化水素混合液でウェットエッチングすることにより行った。上記混合液に対して、銅および酸化銅は良好に溶解し、銅シリサイドは不溶である。したがって不溶分が銅シリサイドとなる。実際、不溶分についてSIMS（2次イオン質量分析法）による元素分析を行うと、銅およびシリコンが検出された。このような観測の結果より、もともと存在していた銅膜全体の面積に対するエッチングで不溶であった銅シリサイドの面積の占める割合をシリサイド占有率と定義した。実験結果を図9に示す。アンモニアブラズマ処理を行い銅表面を窒化した試料2では、シリサイドの形成が抑制されていることがわかる。この実験結果から、銅表面を窒化することにより銅シリサイドの形成が抑制されることが確認された。

【0057】

【発明の効果】以上説明したように本発明によれば、窒化処理により形成されるCuNの膜厚および膜質を均一にすることができ、これに伴って銅配線中に銅シリサイド層が均一な厚みで形成することができる。この結果、銅含有膜の抵抗上昇を防止しつつ配線寿命を向上させることができる。また、銅拡散防止膜を均一に、かつ膜厚制御性良く形成できるため、その後の工程における銅含有膜の劣化を防止できる。

【図面の簡単な説明】

【図1】本発明に係る半導体装置の製造方法を説明する

\*とする。

【0055】試料1に対して、さらに以下の条件のブラズマ処理を施し、銅膜の表面を窒化したものを試料2とする。

ための工程断面図である。

【図2】本発明に係る半導体装置の製造方法を説明するための工程断面図である。

【図3】本発明に係る半導体装置の製造方法を説明するための工程断面図である。

【図4】本発明に係る半導体装置の製造方法を説明するための工程断面図である。

20 【図5】従来の半導体装置の製造方法を説明するための工程断面図である。

【図6】実施例における配線抵抗および配線寿命の評価方法を説明するための図である。

【図7】実施例における配線抵抗の評価結果を示すグラフである。

【図8】実施例における配線寿命の評価結果を示すグラフである。

【図9】参考例におけるシリサイド占有率の評価結果を示すグラフである。

30 【符号の説明】

1 シリコンウェーハ

10 絶縁膜

12 層間絶縁膜

14 バリアメタル膜

15 シード銅膜

16 銅膜

17 銅配線

18 シリコン窒化膜

19 層間絶縁膜

40 21 酸化銅

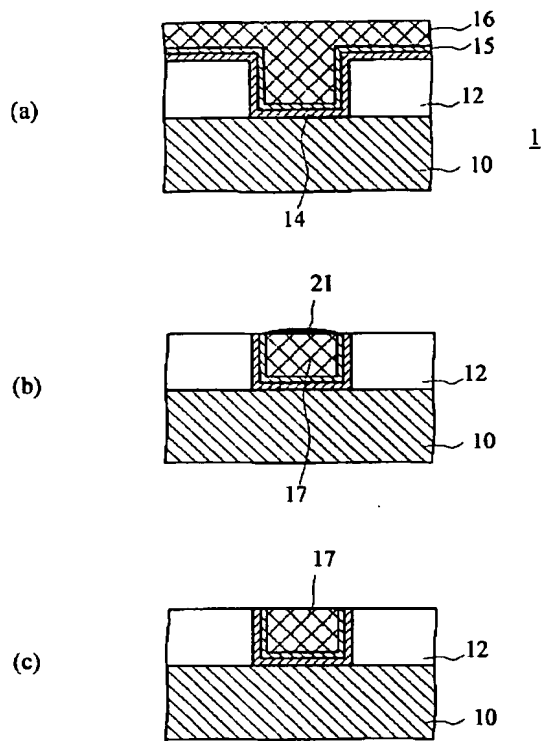
22 防食剤

24 窒化銅層

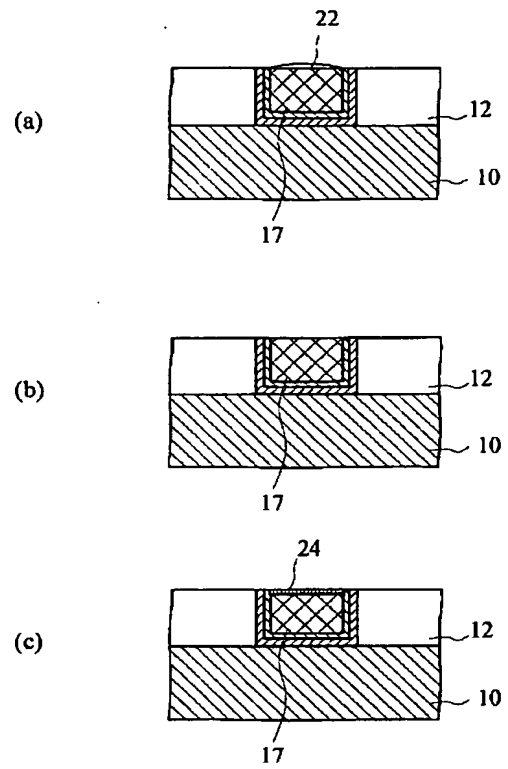
25 銅シリサイド層

27 層間接続ブラグ

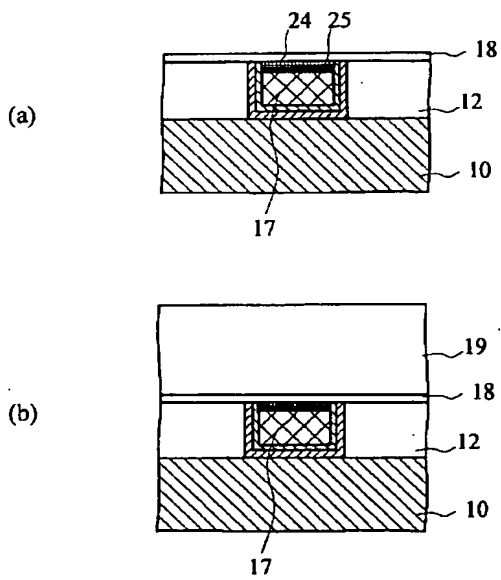
【図1】



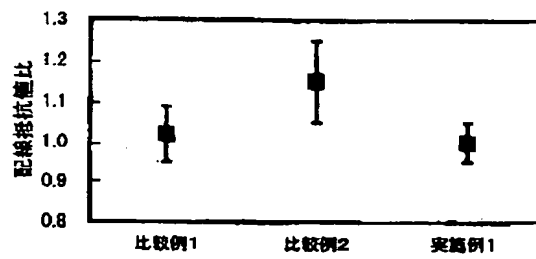
【図2】



【図3】



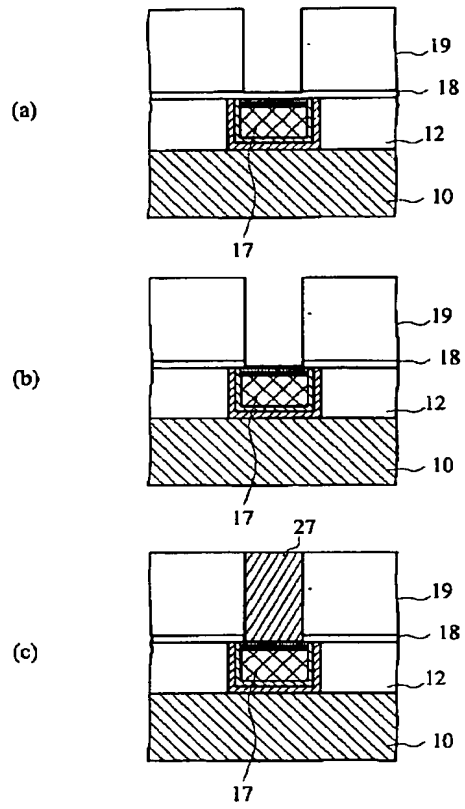
【図7】



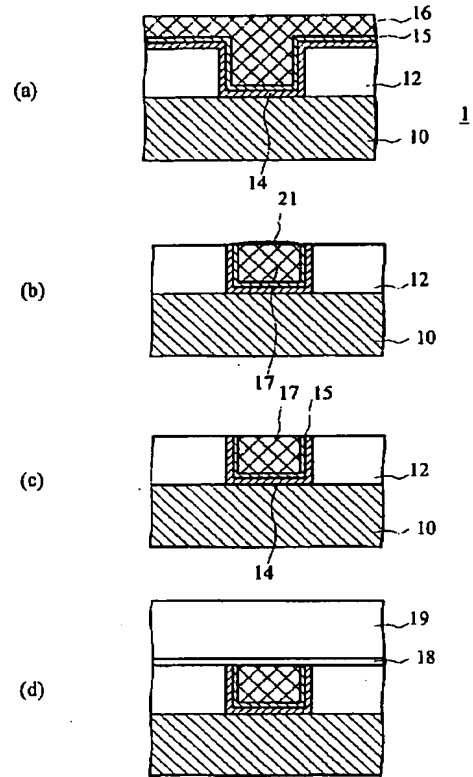
【図9】



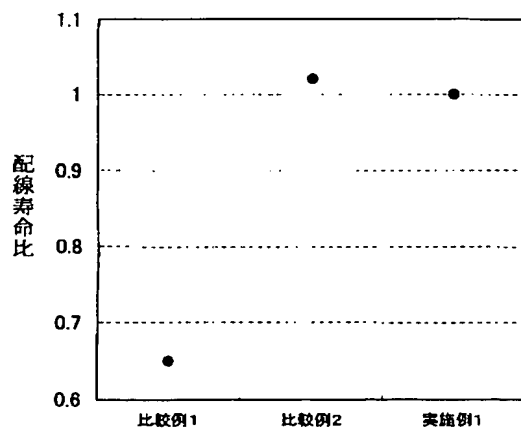
【図4】



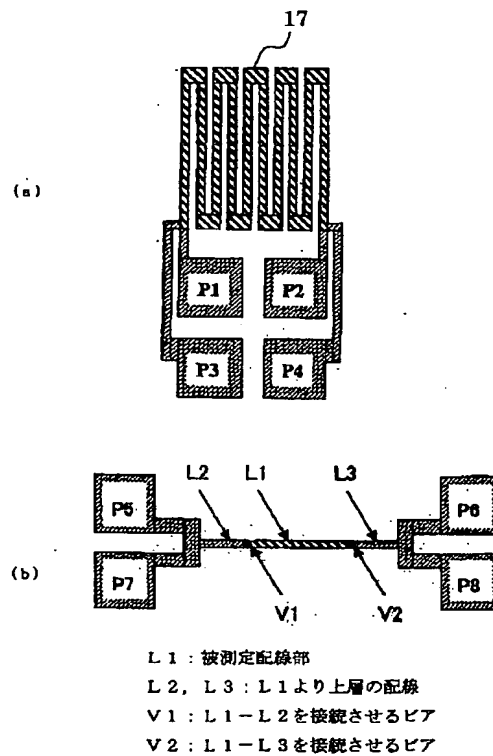
【図5】



【図8】



【図6】



フロントページの続き

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テームコード (参考)
H 0 1 L 21/318		H 0 1 L 21/318	B
		21/88	M

(72)発明者	岡田 紀雄	F ターム (参考)	5F033	HH11 HH12 HH18 HH19 HH21
	東京都港区芝五丁目7番1号 日本電気株			HH25 HH32 HH33 HH34 JJ11
	式会社内			JJ19 KK11 KK12 KK18 KK19
(72)発明者	宇佐美 達矢			KK25 KK32 KK33 KK34 MM01
	東京都港区芝五丁目7番1号 日本電気株			MM08 MM12 MM13 PP15 PP26
	式会社内			QQ09 QQ11 QQ37 QQ48 QQ70
(72)発明者	大音 光市			QQ73 QQ90 QQ91 RR04 RR05
	東京都港区芝五丁目7番1号 日本電気株			RR06 RR21 SS02 SS15 SS26
	式会社内			XX05 XX10 XX20
(72)発明者	谷國 敬理	5F043	AA22 AA40 BB15 BB27 BB28	
	東京都港区芝五丁目7番1号 日本電気株		DD12 GG03 GG10	
	式会社内	5F058	BA05 BB05 BC09 BD01 BD09	
			BD10 BD12 BE01 BF07 BF51	
			BF61 BJ02	